

## 近距離無線通信用高周波回路の低消費電力化に関する研究

著者	原田 充
号	3080
発行年	2003
URL	<a href="http://hdl.handle.net/10097/8352">http://hdl.handle.net/10097/8352</a>

氏 名	はら だ みつる
授 与 学 位	原 田 充 博士 (工学)
学 位 授 与 年 月 日	平成 15 年 9 月 10 日
学 位 授 与 の 根 拠 法 規	学位規則第 4 条第 1 項
研究科, 専攻の名称	東北大学大学院工学研究科 (博士課程) 電子工学専攻
学 位 論 文 題 目	近距離無線通信用高周波回路の低消費電力化に関する研究
指 導 教 官	東北大学教授 坪内 和夫
論 文 審 査 委 員	主査 東北大学教授 坪内 和夫      東北大学教授 澤谷 邦男 東北大学教授 安達 文幸

## 論 文 内 容 要 旨

近年、携帯電話を始めとする無線通信端末の普及は著しく進み、2002年度末の国内の携帯電話は遂に8000万台を突破した。また、ADSL等の常時接続ブロードバンドサービスの普及とも重なって、「ユビキタス」ネットワーク時代に突入しつつある。このユビキタス性を有する端末に活用できる方式として、Bluetoothなどの近距離系無線システムが注目されている。これは、無線通信距離を10m程度にして低コストな小型通信端末を構成することで、WPAN (ワイヤレス・パーソナルエリアネットワーク) を介して様々なユビキタスサービスの実現を図るものであり、その普及が期待されている。ユビキタスサービスを実現する小型の無線通信端末には十分な電池を搭載できないため、搭載部品の低消費電力化は重要な課題である。従って、低消費電力化された無線トランシーバチップは、ユビキタスサービス実現のためのキーコンポーネントであるといえる。本論文は、このような背景のもとに、近距離通信用無線トランシーバに適用することを目的として、低電圧RF回路構成技術を駆使した1V動作のRF要素回路ブロックを実現し、その低消費電力性能を明らかにするために行った研究をまとめたものである。本論文の構成は、以下の通りである。まず、本目的のために採用したCMOS/SOIデバイスの高周波特性の評価と回路設計に耐えうるデバイスモデルの構築を行い (第2章)、これを用いて基本高周波回路の実現とその評価を行い (第3章)、次いで0.5V程度までの極低電圧においても動作可能な実際の高周波回路ブロックを設計・試作しその低消費電力性能の実証を行い (第4章)、最後に研究の成果を総括する (第5章)。

まず、第2章において、CMOS/SOIデバイスの高周波特性の評価を行い、以下のような結果を得た。すなわち、MOSFET/SOIは低寄生容量のため低電圧でも高周波性能が良好で、電源電圧0.5Vとしても $f_{MAX} \sim 26\text{ GHz}$ と、本研究でターゲットとしているGHz帯のアプリケーションには十分なレベルである。また、NFmin値は1.5dB(1V、2GHz時)と、少なくとも近距離無線に対しては十分な性能であることがわかった。また、SOI基板上に形成したスパイラルインダクタは、例えば2.6nH、 $Q=6 \sim 8$ 、自己共振周波数 $\sim 17\text{ GHz}$ であり、GHz帯の高周波回路が実現可能な受動素子は形成可能であることがわかった。さらに、上記の能動・受動デバイスモデルの作製(デバイスモデリング)及び検証、次いでこれら単体モデルを用いた基本高周波回路の設計を行い、試作した結果との比較を行なった結果、設計値とよく一致する実測結果が得られた。したがって、主としてデバイス単体レベルでの性能、高周波モデル、及び設計性の観点から、本研究の対象としてSOI技術及び基本設計手法の有用性とその妥当性が示され、これらを活用した低消費電力高周波回路設計に見通しが得られた。

次に、第3章において、無線トランシーバを実現するために必要な実際の高周波回路ブロック、特に狭帯域系の高周波回路の設計方法及びその性能や消費電力などの適用性評価を行ない、以下のような結果を得た。すなわち、オンチップインダクタ、キャパシタを用いて入出力インピーダンス整合(ゲインマッチング)を行い、2GHz帯及び6GHz帯の狭帯域アンプが実現できる。また、MOSFETのアイソレーションが良好であるため、入出力はほぼ独立にマッチング条件を設定でき、入出力特性の実測結果とシミュレーション結果は2GHz帯、6GHz帯ともによく一致している。さらにシリコン技術としては初めて、能動素子の低電圧における高い高周波性能により、0.5V動作の高周波回路が実現できた。また、ソースインダクタを付加しインピーダンス条件を低雑音の領域に移動させることによって、低雑音アンプを実現することが可能である。したがって、CMOS/SOI技術による能動・受動デバイスは、低電力高周波回路構成用として極めて有望であり、低電圧化はその際の大きな武器になると結論できることがわかった。

次に、第4章において、実際の高周波ブロックを形成する回路を低電圧化する際の課題の明確化と、これを解決する回路技術を駆使することによって低電力高周波回路の実現を行い、以下のような結果を得た。すなわち、低電圧化するためにはトランジスタの縦積み

を解消する必要がある、それにはオンチップのLC共振器と相補型デバイスを活用したTCS技術 (Tank Current Sourcing 技術)が有効である。また、低電圧化した際に問題になるトランジスタの駆動力低下の課題に対しては、閾値電圧を非常に低くしたトランジスタが必要で、この用途には完全空乏化SOI技術において実現が容易なノンドープMOSFETが適用できる。実際にトランジスタ縦積みを解消したミキサ（添付図：本論文図4.5）を試作し、0.5Vまでの低電圧動作を確認するとともに、高周波バッファ回路用にノンドープMOSFETを用いた相補型ソースフォロワを提案し、従来型において低電圧動作時に問題となる非線形特性を回避できることを示した。

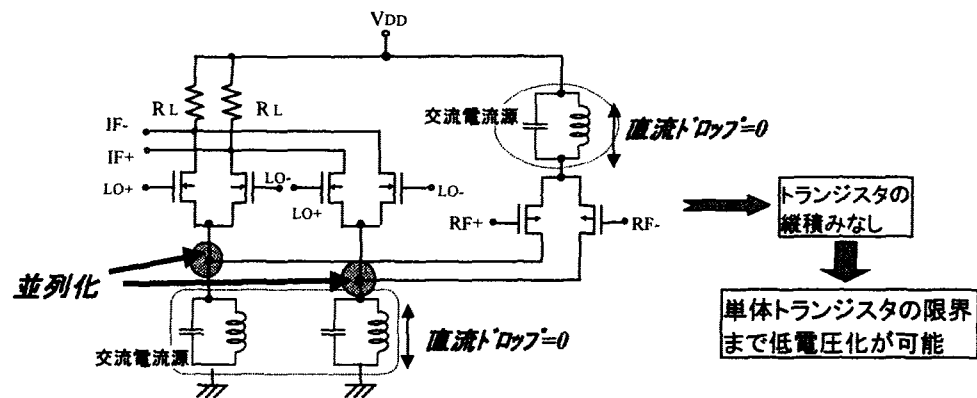


図4. 5 TCS技術による低電圧ミキサ回路

また、ノンドープMOSFETを用いた電圧制御発振器は、動作点におけるトランジスタの高駆動力を維持することができるため、0.5VにおいてもGHz帯の発振を実現できることがわかった。0.5Vにおける消費電力は、ミキサが4mW、電圧制御発振器が3mWと、第3章における低雑音増幅器(2mW)と合わせて、代表的な高周波回路ブロックを合計

10 mW 以下で動作可能であることを示した。したがって、提案した高周波回路技術を CMOS/SOI 技術に適用すれば、0.5 V という低電圧でも動作し且つこれが低消費電力化に有効な高周波回路ブロックが構成できることがわかった。すなわち、本技術は低電力高周波回路構成用として極めて有望であると結論できる。

最後に、第 5 章において、本研究によって得られた結果を総合的に評価し、想定されるアプリケーション(近距離無線システム)の要求性能との比較、並びに今後展望される適用範囲について考察し、以下のように総括する。すなわち、低電力高周波回路構成用技術として有望な、オンチップの LC 共振器を活用した TCS 技術 (Tank Current Sourcing 技術)、ノンドープ MOSFET を活用した低電圧発振器及びバッファ回路は、1 V 程度以下でその有効性を発揮できる。また、CMOS/SOI 技術の特徴とも親和性が高い。また、試作の結果得られた各要素ブロックの性能は、Bluetooth に対してはほぼ要求を満たすことがわかり、低電力近距離無線システムへの有効性を確認した。さらに、1 V 系の電池は 1 次電池・2 次電池ともに端末の小型化に有効であり、CMOS ワンチップトランシーバの実現と組み合わせることで超小型の近距離無線端末実現が期待できる。超小型端末は、今後のユビキタス通信サービスにおいて不可欠な要素であると考えられ、ユビキタス通信の発展と共にその重要度はさらに拡大すると予想する。以上により、本研究による高周波回路技術は、従来の手法では不可能であった低電圧・低電力の無線トランシーバを実現して、あらゆる物がネットワークに接続されるユビキタス通信において重要な役割を担うものであると結論することができる。

# 論文審査結果の要旨

ユビキタスネットワーク実現に向け、低コストな小型無線端末を用いた通信距離 10m 程度の近距離無線通信システムの普及が期待されており、低消費電力無線トランシーバチップはそのキーコンポーネントである。本論文は、近距離通信用無線トランシーバへの適用を目的として、低電圧技術を駆使した高周波回路ブロックを実現し、その低消費電力性能を明らかにすることにより、ユビキタスネットワーク実現に資するために行った研究であり、全文 5 章よりなる。

第 1 章は序論である。

第 2 章では、CMOS/SOI デバイスの高周波特性の評価及び設計性の検証を行っている。MOSFET/SOI は構造的特徴により低電圧でも高周波性能が良好で、近距離無線通信端末に適用可能であることを示した。また、SOI 基板上にスパイラルインダクタと能動素子を搭載した高周波回路を試作・評価し、設計値と良く一致する結果を得た。CMOS/SOI の有効性と基本設計手法の妥当性が示され、低消費電力高周波回路設計指針を得られた点は重要な成果である。

第 3 章では、狭帯域高周波回路設計法の検討と消費電力の評価を行っている。オンチップ受動素子により入出力インピーダンス整合を行う手法を用いて、2GHz 帯及び 6GHz 帯の狭帯域アンプを試作・評価した。シリコン技術としては初めて 0.5V 動作の高周波回路が実現できることを示した。さらに、ソースインダクタによる低雑音化にも成功した。CMOS/SOI 技術は低電圧化に有効であり、低消費電力高周波回路構成用として極めて有望である点を示したことは高く評価できる。

第 4 章では、高周波回路を低電圧化する際の課題の明確化と、これを解決する回路技術を提案している。低電圧化のためにはトランジスタの縦積みを解消する必要がある、LC 共振器を活用した TCS (Tank Current Sourcing) 技術を提案した。また、トランジスタの駆動力低下に対して、完全空乏化 SOI 技術で容易に実現可能なノンドープ MOSFET の適用を提案した。以上の技術を用いたミキサを試作し、従来不可能であった 0.5V までの低電圧動作を確認し、代表的な高周波回路ブロックを合計 10mW 以下で動作可能であることを示した。低消費電力化に有効な低電圧高周波回路ブロックを世界で初めて実証した成果は極めて大きい。

第 5 章は結論である。

以上要するに本論文は、従来の手法では実現不可能であった低消費電力超小型無線トランシーバを実現するための低電圧高周波回路技術を確立したものであり、無線通信工学ならびに電子工学の発展に寄与するところが少なくない。

よって、本論文は博士（工学）の学位論文として合格と認める。